

98學年度 CAD競賽得獎名單

組別	名次	參賽編號	參賽題目(英文)	學校(中文)	系所(中文)	隊員姓名(中英文)				指導教授(中英文)
定題組	特優	cada062	Isolation Cell Insertion for Low Power Design	國立台灣大學 National Taiwan University	電機工程學系 Department of Electrical Engineering	賴建宇 Cheng-Yu Lai	何彥昇 Yen-Sheng Ho	朱振愷 Chen-Kai Chu		黃鐘揚 Chung-Yang Huang
		cadb014	Gate-Level Cost Evaluation Program for 3D IC	中原大學 Chung Yuan Christian University	資訊工程學研究所 Graduate Institute of Information & Computer Engineering	楊翔惠 Hsian-Hui Yang	吳偉傑 Wei-Chieh Wu	薛祖雲 Tsu-Yun Hsueh		陳美麗 Mely Chen Chi
	優等	cadb010	Using Multi-Bit Flip-Flop for Clock Power Saving	國立中正大學 National Chung Cheng University	電機工程學研究所 Graduate Institute of Electrical Engineering	張耀宗 Yao-Tsung Chang	許志成 Chih-Cheng Hsu			林柏宏 Po-Hung Lin
		cadb016	Shape Recognition	中原大學 Chung Yuan Christian University	資訊工程學研究所 Department of Information & Computer Engineering	李慕溪 Moses Lee	楊儒易 Ru-Yi Yang			謝財明 Tsai-Ming Hsieh 陳美麗 Mely Chen Chi
	佳作	cada026	Multi-Core ATPG	國立台灣大學 National Taiwan University	電機工程學系 Department of Electrical Engineering	楊俊儒 Chun-Ju Yang	吳柏翰 Bo-Han Wu			黃鐘揚 Chung-Yang Huang
		cada027	Static Timing Analysis with Exception Paths	元智大學 Yuan Ze University	資訊工程學研究所 Graduate Institute of Computer Science & Engineering	蔡梅香 Mei-Hsiang Tsai	何慧珊 Hui-Shan Ho	沈之蘇 Chih-Ho Shen		劉一字 Yi-Yu Liu
		cada034	Isolation Cell Insertion for Low Power Design	元智大學 Yuan Ze University	資訊工程學系 Department of Computer Science & Engineering	孫昱人 Yu-Jen Sun	林俊利 Jun-Li Lin			劉一字 Yi-Yu Liu
		cadb007	Using Multi-Bit Flip-Flop for Clock Power Saving	國立成功大學 National Cheng Kung University	電機工程學研究所 Graduate Institute of Electrical Engineering	許雅婷 Ya-Ting Shyu	黃俊博 Chun-Po Huang	林城伍 Cheng-Wu Lin		林家民 Jai-Ming Lin 張順志 Soon-Jyh Chang
		cadb008	Using Multi-Bit Flip-Flop for Clock Power Saving	國立清華大學 National Tsing Hua University	資訊工程學研究所 Graduate Institute of Computer Science	張安琪 An-Chi Chang	曾家尉 Chia-Wei Tseng	陳俊宇 Chun-Yu Chen		黃婷婷 Ting-Ting Huang
		cadb030	Using Multi-Bit Flip-Flop for Clock Power Saving	國立台灣大學、國立交通大學、國立清華大學 National Taiwan University、National Chiao Tung University、National Tsing Hua University	電子工程學研究所 Department of Electronics Engineering 資訊工程學系 Department of Computer Science	歐敏誌 Hung-Chi Ou	徐子軒 Tzu-Hsuan Hsu			張耀文 Yao-Wen Chang
		cadb045	Using Multi-Bit Flip-Flop for Clock Power Saving	元智大學 Yuan Ze University	資訊工程學研究所 Graduate Institute of Computer Science & Engineering	呂嘉杰 Chia-Chieh Lu	蔡欣霏 Hsin-Pei Tsai	劉信宏 Hsin-Hung Liu	吳耀庭 Yao-Ting Wu	林榮彬 Rung-Bin Lin
		cadb046	Gate-Level Cost Evaluation Program for 3D IC	國立台灣大學 National Taiwan University	電子工程學研究所 Graduate Institute of Electronics Engineering	林拱民 Kung-Ming Lin	吳濟安 Chi-An Wu	趙悅彤 Yueh-Tung Chao		黃鐘揚 Chung-Yang Huang
		cadb064	Gate-Level Cost Evaluation Program for 3D IC	國立台灣大學 National Taiwan University	電機工程學研究所 Graduate Institute of Electrical Engineering	劉俊宏 Chun-Hung Liu				張耀文 Yao-Wen Chang

組別	名次	參賽編號	參賽題目(英文)	學校(中文)	系所(中文)	隊員姓名(中英文)				指導教授(中英文)
馬拉松組	特優	24	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立台灣大學 National Taiwan University	電機工程學系 Department of Electrical Engineering	楊俊儒 Chun-Ju Yang	吳柏翰 Bo-Han Wu			
		優等	20	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立清華大學 National Tsing Hua University	資訊工程學系 Department of Computer Science	王紹桓 Shao-Hung Wang			
	佳作		5	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立交通大學 National Chiao Tung University	資訊科學與工程研究所 Institutes of Computer Science and Engineering	戴克任 Ken-Renn Dai	羅勻鍵 Yun-Jian Lo		
		4	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立交通大學 National Chiao Tung University	電子工程研究所 Institute of Electronics	蔡篤雄 Tu-Hsiung Tsai	秦敬雨 Ching-Yu Chin			陳宏明 Hung-Ming Chen
		19	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立交通大學 National Chiao Tung University	資訊科學與工程研究所 Institutes of Computer Science and Engineering	陳李睿 Li-Jui Chen	吳宗翰 Tsung-Han Wu			李毅郎 Yih-Lang Li
		15	1. Event-Driven Simulation 2. Fixed-Outline Floorplanning	國立台灣大學 National Taiwan University	電子工程學研究所 Graduate Institute of Electronics Engineering 物理系 Department of Physics	吳濟安 Chi-An Wu	林曉助 Wei-Hsun Lin			